



Proposition de thèse

Ordonnancement temps réel de plates-formes hétérogènes multiprocesseurs

Funding : Bourse de thèse institutionnelle de 3 ans de l'ISAE-ENSMA)

Place : Laboratoire d'Automatique et d'Informatique pour les Systèmes (LIAS), Poitiers

Start date : September 2025

Supervision : Pascal RICHARD et Antoine BERTOUT (Equipe Temps Réel)

(La personne avec le nom souligné est le contact principal : antoine.bertout@univ-poitiers.fr)

Contexte

De nombreuses applications soumises à des contraintes temporelles nécessitent une importante puissance de calcul. Depuis près de 20 ans, l'unique moyen d'augmenter les capacités de traitement est d'utiliser plusieurs cœurs. Les problèmes d'ordonnancement multiprocesseurs sont bien plus compliqués que leurs équivalents en mono processeur. Le cas où les cœurs sont identiques a été largement étudié et plusieurs ordonnanceurs optimaux sont connus [4]. Mais en pratique, les systèmes embarqués multiprocesseurs sur puces (Multiprocessor Systems On Chips - MPSoCs) dans les systèmes temps réel sont dotés d'un nombre croissant d'unités de calculs spécialisées (CPUs, GPUs, NPU's, etc.). Cette hétérogénéité offre une meilleure utilisation des ressources (unités de traitement, consommation électrique, etc.) mais ces systèmes restent plus difficile à montrer prédictibles. Les systèmes temps réel critique doivent être prouvés fonctionnement et temporellement corrects. La connaissance sur la validation des contraintes temporelles dans de tels systèmes hétérogènes reste limitée.

Les caractéristiques temporelle de telles applications requièrent un traitement spécifique de la part du système d'exploitation via son ordonnanceur de tâches. L'algorithme d'ordonnancement doit permettre une utilisation efficace des ressources (e.g., processeurs multi-cores, mémoire) tout en assurant que les contraintes temporelles seront respectées durant l'exécution.

L'objectif de la thèse est d'étudier l'ordonnancement de tâches temps réel à exécuter sur une plate-forme composées de plusieurs processeurs hétérogènes.

Description du sujet

But L'objectif de la thèse est de proposer un ou plusieurs algorithmes d'ordonnancement temps réel pour les systèmes multiprocesseurs hétérogènes. Les tâches temps réel sont activées périodiquement, avec un intervalle spécifié entre deux activations successives, et doivent terminer leurs exécutions avant leurs échéances temporelles. Pour les plateforme multiprocesseur, il est bien connu que la migration et les priorités dynamiques aux tâches sont nécessaires pour définir un ordonnanceur optimal - c'est-à-dire un algorithme capable d'ordonnancer les tâches en respectant les échéances si un tel ordonnancement existe.

Tout ordonnanceur réalise deux étapes fondamentales : (i) allouer les tâches aux processeurs et (ii) séquencer les tâches sur chaque processeur en respectant les échéances temporelles et éviter qu'une tâche ne s'exécute simultanément sur deux processeurs (parallélisme intra-tâche). Selon le modèle de

tâche, les algorithmes optimaux peuvent réaliser l'allocation et le séquençement séparément ou bien en même temps. La frontière entre de ces deux étapes reste confuse pour concevoir des algorithmes optimaux ou des heuristiques efficaces. L'étude de ces dépendances dans les algorithmes existants de la littérature sera le point de départ de la thèse, afin de classifier les approches existantes et mettre en évidence les problèmes ouverts.

Validation Les solutions développées doivent formellement être validés et comparés à l'état de l'art. Les simulations évalueront les performances des ordonnanceurs sur la charge de travail supportée et le nombre de préemptions et de migrations générées. Ces deux derniers paramètres impactent fortement la mise en pratique des solutions. Le candidat devra être à l'aise dans le développement avec le langage Python. De façon complémentaire, les algorithmes pourront être évalués sur une plate-forme multiprocesseur de test existant dans notre laboratoire.

Compétences du candidat

Le candidat devra être titulaire d'un master en informatique ou d'un titre d'ingénieur équivalent, avec des connaissances sur les systèmes informatiques, en mathématiques, et en développement logiciel. La maîtrise de l'anglais l'écrit et à l'oral est requise, et une bonne maîtrise du français sera appréciée.

Documents à fournir

- CV
- Lettre de motivation
- Diplôme de Master (or équivalent) avec classement
- Dernier rapport de stage réalisé
- Tout autre document que le candidat jugera nécessaire pour enrichir la candidature.

References

- [1] Sanjoy K. Baruah. Feasibility analysis of preemptive real-time systems upon heterogeneous multiprocessor platforms. In Real-Time Systems Symposium, pages 37–46. IEEE, 2004.
- [2] Antoine Bertout, Joël Goossens, Emmanuel Grolleau, Roy Jamil, and Xavier Poczekajlo. Workload assignment for global real-time scheduling on unrelated clustered platforms. Real-Time Systems, pages 1–32, 2021.
- [3] Antoine Bertout, Joël Goossens, Emmanuel Grolleau, and Xavier Poczekajlo. Template schedule construction for global real-time scheduling on unrelated multiprocessor platforms. In 2020 Design, Automation & Test in Europe Conference & Exhibition (DATE), pages 216–221. IEEE, 2020.
- [4] Robert I. Davis and Alan Burns. A survey of hard real-time scheduling for multiprocessor systems. ACM Comput. Surv., 43(4), October 2011.
- [5] Ernesto Massa, George Lima, Bjorn Andersson, and Vinicius Petrucci. Heterogeneous quasi-partitioned scheduling. In 2021 IEEE Real-Time Systems Symposium (RTSS), pages 266–278, 2021.